

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 8月20日

出願番号

Application Number:

特願2002-238860

[ST.10/C]:

[JP2002-238860]

出願人

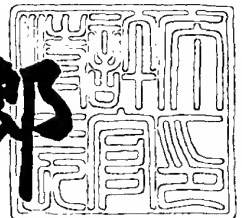
Applicant(s):

シャープ株式会社

2003年 6月27日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3050979

【書類名】 特許願

【整理番号】 02J01763

【提出日】 平成14年 8月20日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/13

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 村井 淳人

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208453

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリクス基板及びその製造方法、並びに、それを備えた液晶表示装置

【特許請求の範囲】

【請求項 1】 ドライバ接続用の複数の信号入力端子が間隔をおいて配設されたアクティブマトリクス基板であって、

絶縁性基板と、

上記絶縁性基板上に間隔をおいて配設された導電性の複数の配線端子と、

上記絶縁性基板上の配線端子の層上に設けられ、上記複数の配線端子が露出するように端子配設方向に延びて形成されたコンタクトホールを有する絶縁膜と、

上記絶縁性基板上の絶縁膜の層上に、上記絶縁膜のコンタクトホールから露出した複数の配線端子のそれぞれを被覆するように配設された導電性の複数の端子パッドと、を備え、

上記配線端子とそれに対応した上記端子パッドとによって上記信号入力端子が構成されていることを特徴とするアクティブマトリクス基板。

【請求項 2】 請求項 1 に記載されたアクティブマトリクス基板において、

上記端子パッドの端子配設方向に直交する方向の長さが上記コンタクトホールの幅よりも長いことを特徴とするアクティブマトリクス基板。

【請求項 3】 請求項 1 に記載されたアクティブマトリクス基板において、

上記信号入力端子は、それを構成する上記配線端子及び上記端子パッドのそれぞれの端子配設方向の側端が同一位置であることを特徴とするアクティブマトリクス基板。

【請求項 4】 請求項 1 に記載されたアクティブマトリクス基板において、

上記絶縁性基板がプラスチック基板であることを特徴とするアクティブマトリクス基板。

【請求項 5】 請求項 1 に記載されたアクティブマトリクス基板を有することを特徴とする液晶表示装置。

【請求項 6】 ドライバ接続用の複数の信号入力端子が間隔をおいて配設されたアクティブマトリクス基板の製造方法であって、

絶縁性基板上に導電性の細長い配線端子前駆体を形成するステップと、
 上記絶縁性基板上を上記配線端子前駆体の上から絶縁膜で被うステップと、
 上記配線端子前駆体が露出するように上記絶縁膜に細長いコンタクトホールを
 形成するステップと、
 上記絶縁膜のコンタクトホールから露出した上記配線端子前駆体上にその長手
 方向に沿って間隔をおいて導電性の端子パッドを形成するステップと、
 上記配線端子前駆体の端子パッド非形成部分を選択的に除去することにより間
 隔をおいて配設された複数の配線端子を形成すると共に各配線端子とそれに対応
 した端子パッドとによって信号入力端子を構成するステップと、
 を備えたことを特徴とするアクティブマトリクス基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ドライバ接続用の複数の信号入力端子が間隔をおいて配設されたア
 クティブマトリクス基板及びその製造方法、並びに、それを備えた液晶表示装置
 に関する。

【0002】

【従来の技術】

近年の情報化社会の到来と共にノートパソコン、情報携帯端末、カーナビゲー
 ション等の需要が急増しており、これに伴い液晶表示装置等のディスプレイに関
 する研究・開発が盛んに行われている。その中で最も広く普及しているのは液晶
 表示装置であり、その液晶表示装置に用いられている液晶表示素子は、マトリク
 ス状に配列された絵素電極を選択駆動することにより、画面上に表示パターンを
 形成するものである。つまり、選択された絵素電極とこれに対向する対向電極と
 の間に電圧が印加されると、それらの電極の間に介在する液晶等の表示媒体の光
 学的変調が行われて表示パターンとして認識されるのである。絵素電極の駆動方
 式としては、絶縁性基板上に個々に独立した絵素電極が配列され、それらの絵素
 電極のそれぞれに設けられたスイッチング素子のオンオフにより駆動するものが
 アクティブマトリクス駆動方式であり、かかる絵素電極及びスイッチング素子が

設けられた基板を一般的にアクティブマトリクス基板と呼んでいる。絵素電極を選択駆動するスイッチング素子としては、例えば薄膜トランジスタ（以下、「TFT」と称する）やMIM（金属-第一絶縁膜-金属）等が一般に知られている。

【0003】

さらに近年、表示モジュールの軽量化、堅牢性等を目的としたフレキシブルディスプレイの研究・開発が盛んに行われており、それに伴いアクティブマトリクス基板のマザー基板としてプラスチックやステンレスが採用されている。

【0004】

図17は、従来の一般的なアクティブマトリクス基板9を液晶表示素子12に用いたものを示す。この液晶表示素子12は、図示しないカラーフィルタや対向電極等が形成された対向基板8と、図示しない図示しないソースバスライン、ゲートバスライン、画素電極、スイッチング素子等が形成されたアクティブマトリクス基板9と、が対向するように設けられ、それらの両基板8、9間に図示しない液晶が封入されたものである。そして、アクティブマトリクス基板9の周縁部には、ゲートバスラインの端部にゲート信号入力端子10a及びソースバスラインの端部にソース信号入力端子10bがそれぞれ設けられている。

【0005】

図10(a)は、この従来のアクティブマトリクス基板9の信号入力端子10の平面視を、図10(b)は、図10(a)におけるXB-XB断面を、図10(c)は、図10(a)におけるXC-XC断面をそれぞれ示す。

【0006】

図10(a)～(c)に示すように、上記従来のアクティブマトリクス基板9では、絶縁性基板1上にゲートメタルやソースメタルからなる複数の配線端子2が配設され、その上に絶縁膜13が設けられて各配線端子2に対応してコンタクトホール7が形成され、各コンタクトホール7を覆うように端子パッド4が形成され、それが配線端子2と電氣的に接続された構成の信号入力端子10の構造となっている。

【0007】

上記従来のアクティブマトリクス基板9の製造方法の一例を図11(a)～(

c) (図10(a)に対応)、図12(a)～(c) (図10(a)のXB-XB断面、図10(b)に対応)、図13(a)～(c) (図10(a)のXC-XC断面、図10(c)に対応)を用いて説明する。

【0008】

図11(a)、図12(a)、図13(a)に示すように、アクティブマトリックス基板9の製造では、まず、ガラスなどからなる絶縁性基板1上にスパッタリング法などにより金属膜、例えばCr等からなる金属膜を成膜し、フォトリソグラフィー法等により配線端子2を形成する。このとき、必要な場合は、絶縁性基板1上にガスバリア層や水分バリア層を設ける場合もある(図示せず)。

【0009】

その後、図11(b)、図12(b)、図13(b)に示すように、配線端子2上にSiNx等からなる絶縁膜13をCVD法等により成膜し、フォトリソグラフィー法により各配線端子2に対応してコンタクトホール7を形成する。

【0010】

その後、図11(c)、図12(c)、図13(c)に示すように、スパッタリング法により、例えばITO、Al等を成膜し、フォトリソグラフィー法によりコンタクトホール7を覆うように端子パッド4を形成する。

【0011】

【発明が解決しようとする課題】

上記のような従来のアクティブマトリクス基板9において、絶縁性基板1として熱膨張係数や水分吸収等による寸法変化の小さいガラスやシリコンウェハー等を用いた場合には、フォトリソ法を用いた通常露光法によるフォトリソグラフィー法により、配線端子2、コンタクトホール7、端子パッド4のパターニングを精度良く、すなわちフォトリソ法のズレが殆ど無い状態で行うことができる。しかし、絶縁性基板1として熱膨張係数や水分吸収等による寸法変化がガラス比べてに大きい基板、例えば主成分がポリイミド、またはポリカーボネイト、またはポリエチレンテレフタレート、またはエポキシ樹脂、またはアクリル樹脂、またはポリエチレンスルホン酸若しくはその誘導体などの基板寸法変化の大きい、いわゆるプラスチック基板を用いた場合には、配線端子2、コンタク

トホール7、端子パッド4のパターニングを精度良く、すなわちフォトアライメントのズレを小さくパターニングすることができず、図16(a)及び(b)に示すように、コンタクトホール7、端子パッド4、またはその両方のパターンが配線端子2から大きくずれてしまうことがある。

【0012】

具体的には、絶縁性基板1としてガラス（線膨張係数 $\alpha : 3.6 \times 10^{-6}/K$ ）を用い5“パネルを作製する場合の寸法変化率すなわちアライメントズレ量は、 $0.5 \mu m$ 以下（ $5 ppm$ 以下）であるが、プラスチック基板を用いた場合、例えばポリエチレンスルホン酸（ $\alpha : 77 \times 10^{-6}/K$ ）の場合では、熱による線膨張と水分吸収による寸法変化とをあわせてのアライメントズレ量は $20 \sim 50 \mu m$ （ $200 \sim 500 ppm$ 、場合によってはそれ以上）にもなる。そして、その結果、配線端子2と端子パッド4とのコンタクト面積を十分大きく取ることができず、それらの間のコンタクト抵抗が増大することになる。すなわち、配線端子2と端子パッド4との間のコンタクト抵抗の増加、接続不良、ドライバ実装不良、ひいては表示不良を起こすという問題がある。

【0013】

また、従来のようなコンタクトホール7を形成するような構造では、絶縁性基板1として上記のようなプラスチック基板を用いた場合、液晶駆動用のドライバを実装する際の絶縁性基板1のたわみ等により、コンタクトホール7の部分の絶縁膜13の四隅近辺に力が集中してしまうため、割れが発生するという問題もある。

【0014】

本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、端子配設方向に対する端子パッドのフォトアライメントを大きくとることができ、また、液晶駆動用のドライバを実装する際の絶縁性基板のたわみによる絶縁膜の割れが抑止されるアクティブマトリクス基板及びその製造方法、並びに、それを備えた液晶表示装置を提供することにある。

【0015】

【課題を解決するための手段】

上記の目的を達成する本発明のアクティブマトリクス基板は、ドライバ接続用の複数の信号入力端子が間隔をおいて配設されたものであって、

絶縁性基板と、

上記絶縁性基板上に間隔をおいて配設された導電性の複数の配線端子と、

上記絶縁性基板上の配線端子の層上に設けられ、上記複数の配線端子が露出するように端子配設方向に延びて形成されたコンタクトホールを有する絶縁膜と、

上記絶縁性基板上の絶縁膜の層上に、上記絶縁膜のコンタクトホールから露出した複数の配線端子のそれぞれを被覆するように配設された導電性の複数の端子パッドと、を備え、

上記配線端子とそれに対応した上記端子パッドとによって上記信号入力端子が構成されていることを特徴とする。

【 0 0 1 6 】

上記の構成によれば、端子配設方向に延び且つ全ての配線端子が露出するようにコンタクトホールが形成されているので、端子パッドをフォトリソグラフィー法で形成するためのパターニングにおいて、端子配設方向に対する端子パッドのフォトアライメントを大きくとることができる。

【 0 0 1 7 】

また、全ての配線端子が露出するようにコンタクトホールが形成されているので、絶縁性基板のたわみ等による絶縁膜への応力集中が緩和され、その結果絶縁膜の割れが発生しにくい構造となっている。従って、絶縁性基板としてプラスチック基板を用いた場合であっても、液晶駆動用のドライバを実装する際の絶縁性基板のたわみによる実装エリアの絶縁膜の割れ・剥がれの発生を抑止することができる。

【 0 0 1 8 】

本発明のアクティブマトリクス基板は、上記端子パッドの端子配設方向に直交する方向の長さが上記コンタクトホールの幅よりも長いものであってもよい。

【 0 0 1 9 】

上記の構成によれば、端子パッドの端子配設方向に直交する方向の長さがコンタクトホールの幅よりも長いので、端子配設方向に直交する方向の端子パッドの

フォトアライメントズレに対して十分マージンをとることができ、そのフォトアライメントをほぼフリーにすることができる。

【 0 0 2 0 】

本発明のアクティブマトリクス基板は、上記信号入力端子が、それを構成する上記配線端子及び上記端子パッドのそれぞれの端子配設方向の側端が同一位置であるものであってもよい。

【 0 0 2 1 】

上記の構成によれば、配線端子及び端子パッドの端子配設方向の側端が同一位置にあり、かかる構造は、配線端子を連結した配線端子前駆体上に間隔をおいて端子パッドを形成し、端子パッド又は端子パッドを形成する際のフォトパターンをマスクとして配線端子前駆体の端子パッド非形成部分をエッチングして除去することにより形成されるため、端子配設方向に対する端子パッドのフォトアライメントマージンを大きくとることができ、さらには配線端子と端子パッドとの接触面積を一定で且つ十分に大きくすることができることから、それらの間のコンタクト抵抗を十分に小さくすることができる。すなわち、絶縁性基板が伸縮したとしても、配線端子と端子パッドとの接続不良が生じにくい信号入力端子となる。

【 0 0 2 2 】

本発明のアクティブマトリクス基板は、上記絶縁性基板がプラスチック基板であるものであってもよい。

【 0 0 2 3 】

上記の構成によれば、プラスチック基板は線膨張係数が大きく、温度変化に伴う伸縮が大きいので、端子配設方向に対する端子パッドのフォトアライメントを大きくとることができることのメリットを特に大きく享受することができる。

【 0 0 2 4 】

本発明の液晶表示装置は、以上に記載されたようなアクティブマトリクス基板を有することを特徴とする。

【 0 0 2 5 】

以上に記載されたような本発明のアクティブマトリクス基板の製造方法は、ド

ライバ接続用の複数の信号入力端子が間隔をおいて配設されたアクティブマトリクス基板のものであって、

絶縁性基板上に導電性の細長い配線端子前駆体を形成するステップと、

上記絶縁性基板上を上記配線端子前駆体の上から絶縁膜で被うステップと、

上記配線端子前駆体が露出するように上記絶縁膜に細長いコンタクトホールを形成するステップと、

上記絶縁膜のコンタクトホールから露出した上記配線端子前駆体上にその長手方向に沿って間隔をおいて導電性の端子パッドを形成するステップと、

上記配線端子前駆体の端子パッド非形成部分を選択的に除去することにより間隔をおいて配設された複数の配線端子を形成すると共に各配線端子とそれに対応した端子パッドとによって信号入力端子を構成するステップと、
を備えたことを特徴とする。

【 0 0 2 6 】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて詳細に説明する。

【 0 0 2 7 】

(実施形態 1)

以下に本発明の実施形態 1 に係るアクティブマトリクス基板 9 について、図 1 (a) ~ (c) を用いて説明を行う。なお、図 1 (a) ~ (c) は、本実施形態 1 におけるアクティブマトリクス基板 9 の信号入力端子 10 の拡大図であり、図 1 (a) は平面視を、図 1 (b) は図 1 (a) における I B - I B 断面を、図 (c) は図 1 (a) における I C - I C 断面をそれぞれ示す。

【 0 0 2 8 】

まず、このアクティブマトリクス基板 9 の構造について説明すると、ポリイミド等からなる絶縁性基板 1 上に、図示しない T i からなるゲートバスライン 14、T i からなるソースバスライン、絵素電極及び T F T 等が形成されており、また、各ゲートバスライン 14 の端部にゲートバスライン 14 の延びる方向が長辺である長方形のドライバ接続用の信号入力端子 10 が設けられ、同様に、各ソースバスラインの端部にも信号入力端子が設けられている。

【0029】

また、このアクティブマトリクス基板9は、図1(a)～(c)に示すように、絶縁性基板1上に等ピッチで間隔をおいて配設された導電性の複数の配線端子2と、絶縁性基板1上の配線端子2の層上に設けられ、複数の配線端子2の全てが露出するように端子配設方向（端子の短辺方向）に延びて形成された細長い帯状コンタクトホール3を有する絶縁膜13と、絶縁性基板1上の絶縁膜13の層上に配設され、帯状コンタクトホール3から露出した複数の配線端子2のそれぞれを被覆するように形成された導電性の複数の端子パッド4と、を備えている。そして、信号入力端子10は、各配線端子2とその上に積層された端子パッド4とによって構成されている。また、配線端子2及び端子パッド4はいずれも長方形に形成されているが、長辺の長さは配線端子2よりも端子パッド4の方が長く、一方、短辺の長さ、つまり、幅は同一であり、配線端子2及び端子パッド4のそれぞれの幅方向の側端が同一位置となっている。

【0030】

以上のようなアクティブマトリクス基板9の構造によれば、全ての配線端子2が露出するように端子配設方向に延びた帯状コンタクトホール3が細長く形成されているので、端子パッド4をフォトリソグラフィ法で形成するためのパターンニングにおいて、端子配設方向に対する端子パッド4のフォトアライメントを大きくとることができる。

【0031】

また、配線端子2が電氣的に接続された端子パッド4の長辺の長さが帯状コンタクトホール3の幅よりも十分長い構造となっているので、長辺方向の端子パッド4のフォトアライメントズレに対して十分マージンをとることができ、そのフォトアライメントをほぼフリーにすることができる。

【0032】

また、全ての配線端子2が露出するように帯状コンタクトホール3が形成されているので、絶縁性基板1としてプラスチック基板を用いた場合であっても、液晶駆動用のドライバを実装する際の絶縁性基板1のたわみによる実装エリアの絶縁膜13の割れ・剥がれの発生を抑止することができる。

【 0 0 3 3 】

また、配線端子 2 及び端子パッド 4 の端子配設方向の側端が同一位置となった構造となっており、かかる構造は、後述するように、帯状の配線端子前駆体 2' 上に端子パッド 4 を形成し、端子パッド 4 又は端子パッド 4 を形成する際のフォトリソパターンをマスクとして配線端子前駆体 2' の端子パッド非形成部分をエッチングして除去することにより形成されるが、そのため、端子配設方向に対する端子パッド 4 のフォトリソマージンを大きくとることができ、さらには配線端子 2 と端子パッド 4 との接触面積を一定で且つ十分に大きくすることができることから、それらの間のコンタクト抵抗を十分に小さくすることができる。すなわち、絶縁性基板 1 が伸縮したとしても、配線端子 2 と端子パッド 4 との接続不良が生じにくい信号入力端子 1 0 となる。

【 0 0 3 4 】

次に、このアクティブマトリックス基板 9 の製造方法における信号入力端子 1 0 の形成について、ゲートバスライン 1 4 の信号入力端子 1 0 を例に図 2 (a) ~ (d)、図 3 (a) ~ (c) (図 1 (a) の I B - I B 断面) 及び図 4 (a) ~ (c) (図 1 (a) の I C - I C 断面) を用いて説明する。

【 0 0 3 5 】

まず、図 2 (a)、図 3 (a) 及び図 4 (a) に示すように、ポリイミド等からなる絶縁性基板 1 の上に、スパッタリング法により Ti を 150 nm 程度成膜し、硝酸-フッ酸系のエッチャントを用いたフォトリソグラフィ法により、ゲートバスライン 1 4 及び補助容量配線 (図示せず) を形成する。このとき、ゲートバスライン 1 4 の端部に、各配線端子 2 が分離されていない、すなわち配線端子 2 同士が繋がった帯状の配線端子前駆体 2' も併せて形成する。なお、配線端子前駆体 2' を形成する膜として、Ti の代わりに Ti やその合金、ITO やその他導電性金属酸化物、Ta、Mo、Al やその合金、または、それらの積層体を用いてもよい。

【 0 0 3 6 】

次いで、CVD 法により SiN_x からなるゲート絶縁膜 (350 nm) 13、a-Si からなるチャネル層 (150 nm) 及び n⁺-Si からなるコンタクト

層の3層を成膜し、チャネル層、コンタクト層をフォトリソグラフィ法およびSF₆系のガスを用いてドライエッチングすることによりチャネル層、コンタクト層をパターニングする（図示せず）。このとき、配線端子前駆体2'上のチャネル層及びコンタクト層は除去され、ゲート絶縁膜13が残っている状態となる（図示せず）。

【0037】

次いで、図2（b）及び図3（b）に示すように、フォトリソグラフィ法により所望のレジストパターンを形成後、CF₄-O₂系のガスを用いてドライエッチングすることにより配線端子前駆体2'が露出するように配線端子前駆体2'の幅よりも細幅の帯状コンタクトホール3を形成する。なお、このとき、帯状コンタクトホール3の形状は、完全な帯状のパターンでなくてもよく、例えば、信号入力端子10が千鳥配列になった場合等には、図9（a）～（c）に示すように、それに対応した形状パターンとしてもよい。

【0038】

次いで、スパッタリング法によりTiを150nm程度成膜し、硝酸-フッ酸系のエッチャントを用いたフォトリソグラフィ法により、ソースバスライン（図示せず）を形成すると共に、図2（c）、図3（c）及び図4（b）に示すように、配線端子前駆体2'におけるゲートバスライン14の延長部分を中心としてコンタクトホールを差し渡すように配線端子前駆体2'の長手方向に等ピッチで間隔をおいて配設された複数の端子パッド4を形成する。このような構造では、端子パッド4の長辺の長さが帯状コンタクトホール3の幅よりも十分長いので、長辺方向の端子パッド4のフォトアライメントズレに対して十分マージンをとることができ、そのフォトアライメントをほぼフリーにすることができる。なお、このとき同時に、ソースバスラインの端部にゲートバスライン14の端部に形成された配線端子前駆体2'と同様の配線端子前駆体を形成する（図示せず）。また、端子パッド4を形成する膜として、Tiの代わりにTiやその合金、ITOやその他導電性金属酸化物、Ta、Mo、Alやその合金、または、それらの積層体を用いてもよい。さらに、本実施形態1では、ゲートバスライン14の材料としてソースバスラインと同じTiを採用したため、ゲートバスライン14側

の信号入力端子 10 の端子パッド 4 が T i で形成されるが、ソースバスラインの材料である金属膜をエッチングする際に使用するエッチャントでその金属膜が殆どエッチングされないような場合等には、後述のようにソースバスライン側の信号入力端子 10 と同様、絵素電極のパターニングの際に用いる金属膜で端子パッド 4 を形成するようにしてもよい。

【 0 0 3 9 】

次いで、図 2 (d) 及び図 4 (c) に示すように、端子パッド 4 を形成した際の写真パターンをマスクとし、配線端子前駆体 2 ' の端子パッド非形成部分を硝酸-フッ酸系のエッチャントを用いたエッチングにより取り除く。そして、これによって配線端子 2 及び端子パッド 4 が下から順に積層されたゲートバスライン 1 4 側の信号入力端子 10 が構成される。

【 0 0 4 0 】

以上のようにすれば、帯状の配線端子前駆体 2 ' 上に端子パッド 4 を形成し、端子パッド 4 又は端子パッド 4 を形成する際の写真パターンをマスクとして配線端子前駆体 2 ' の端子パッド非形成部分をエッチングして除去することにより信号入力端子 10 が形成されるので、端子配設方向に対する端子パッド 4 のフォトリソメントマージンを大きくとることができ、さらには配線端子 2 と端子パッド 4 との接触面積を一定で且つ十分に大きくすることができることから、それらの間のコンタクト抵抗を十分に小さくすることができる。すなわち、絶縁性基板 1 が伸縮したとしても、配線端子 2 と端子パッド 4 との接続不良が生じにくい信号入力端子 10 を形成することができる。

【 0 0 4 1 】

図 1 5 は、従来のアクティブマトリクス基板 9、すなわち各端子パッド 4 ごとにコンタクトホールを形成する構造のもの (例 2) および本実施形態 1 に係るアクティブマトリクス基板 9 (例 1)、について、図 1 4 に示す端子パッド 4 の幅 W 1、相互に隣接する端子パッド 4 間の間隔 W 2、及び配線端子 2 の幅 W 3 が、例えば端子配設ピッチ (W 1 + W 2) の 1 / 2 (条件 A) の時、端子配設ピッチ (W 1 + W 2) を 5 0 μ m ~ 1 0 0 μ m まで変量したときの配線端子 2 の配設方向に対する端子パッド 4 のフォトリソメントマージンの推移を示したものであ

る。

【0042】

図15からもわかるように、本実施形態1に係るアクティブマトリクス基板9の構造(例1)は、従来のアクティブマトリクス基板9の構造(例2)に比べて、条件Aにおいてフォトライメントマージンが2倍である。従って、液晶パネルの精細度が高く端子配設ピッチを短くしなければならないような場合においても、端子配設方向に対する端子パッド4のフォトライメントマージンを非常に大きくとることができる。

【0043】

次いで、ソースパターンをマスクとしたチャネルエッチング、CVD法によりSiNxからなるパッシベーション膜を成膜し、フォトリソグラフィ法により所望のレジストパターンを形成後、CF₄-O₂系のガスを用いてドライエッチングを行う(図示せず)。同時に、ソースバスライン側の配線端子前駆体が露出するようにパッシベーション膜(絶縁膜)に帯状コンタクトホールを形成する(図示せず)。

【0044】

次いで、スパッタリング法によりAlを100nm程度成膜し、硝酸-塩酸-酢酸系のエッチャントを用いたフォトリソグラフィ法により、絵素のパターニングを行なう。同時に、ソースバスライン側の配線端子前駆体上にも絵素金属膜と同素材の端子パッドを配線端子前駆体の長手方向に等ピッチに間隔をおいて形成する(図示せず)。

【0045】

次いで、ソースバスライン側の端子パッドを形成する際のフォトパターンをマスクとし、帯状コンタクトホールから露出した端子パッドを除く配線端子前駆体の部分をエッチングにより取り除く。そして、これによって配線端子及び端子パッドが下から順に積層されたソースバスライン側の信号入力端子が構成される。

【0046】

以上のようにして、本発明の実施形態1に係るアクティブマトリクス基板9が製造される。製造されたアクティブマトリクス基板9は、対向基板と共に液晶表

示素子を構成して液晶表示装置に組み込まれる。

【0047】

なお、絶縁性基板1としては、ポリイミド基板の他、セラミクス基板やポリエチレンスルホン酸等のプラスチック基板などを挙げることができる。

【0048】

(実施形態2)

本発明の実施形態2に係るアクティブマトリクス基板9について、図5(a)、図5(b)及び図5(c)を用いて説明する。なお、実施形態1と同一部分は同一の符号で示す。

【0049】

このアクティブマトリクス基板9は、異なるレイヤーで成膜・形成されたメタルよりなる(ゲート金属膜とソース金属膜、ソース金属膜と絵素金属膜、ゲート金属膜と絵素金属膜など)2層の端子パッド4, 6を有する点を除いて実施形態1のものの構造と同一である。つまり、このアクティブマトリクス基板9は、実施形態1のものにおいて、配線端子2と端子パッド4との間に下層端子パッド6を介設したものである。

【0050】

上記の構造によれば、例えばソースバスラインの金属膜をエッチングする際にゲートバスライン14の金属膜がエッチングされ、且つ、絵素電極の金属膜をエッチングする際にソースバスラインの金属膜がエッチングされるような場合、すなわち、3層、4層と高いフォトリソメント精度で重ね合わせて信号入力端子10を構成しなければならないような場合でも、最上層のパターンをマスクに下層の金属膜をエッチングすることで形成することができるので、配線端子2の配設方向に対する端子パッド4のフォトリソメントマージンを大きくとることができる、さらには配線端子2と端子パッド4との接触面積を一定で且つ十分に大きくとることができることから、それらの間のコンタクト抵抗を十分小さくすることができる。

【0051】

次に、本発明の実施形態2に係るアクティブマトリックス基板9の製造方法に

における信号入力端子 10 の形成について、ゲートバスライン 14 の信号入力端子 10 を例に、図 6 (a) ~ (d)、図 7 (a) ~ (d) (図 5 (a) の VB-VB 断面) および図 8 (a) ~ (d) (図 5 (a) の VC-VC 断面) を用いて説明する。

【0052】

まず、ポリイミドからなる絶縁性基板 1 の上に、スパッタリング法により AlNd を 150 nm 程度成膜し、硝酸-塩酸-酢酸系のエッチャントを用いたフォトリソグラフィ法により、ゲートバスライン 14 および補助容量配線 (図示せず) を形成する。このとき、ゲートバスライン 14 の端部に各配線端子 2 が分離されていない、すなわち配線端子 2 同士を繋げた形状の配線端子前駆体 2' も併せて形成する。なお、配線端子前駆体 2' を形成する膜として、Ti の代わりに Ti やその合金、ITO やその他導電性金属酸化物、Ta、Mo、Al やその合金、または、それらの積層体を用いてもよい。

【0053】

次いで、CVD 法により SiNx からなるゲート絶縁膜 (350 nm) 13、a-Si からなるチャネル層 (150 nm)、n+-Si からなるコンタクト層の 3 層を成膜し、チャネル層、コンタクト層をフォトリソグラフィ法および SF₆ 系のガスを用いてドライエッチングすることによりチャネル層、コンタクト層をパターニングする (図示せず)。このとき、配線端子前駆体 2' 上のチャネル層及びコンタクト層は除去され、ゲート絶縁膜 13 が残っている状態となる (図示せず)。

【0054】

次いで、図 6 (a)、図 7 (a) 及び図 8 (a) に示すように、フォトリソグラフィ法により所望のレジストパターンを形成後、CF₄-O₂ 系のガスを用いてドライエッチングすることにより配線端子前駆体 2' が露出するように帯状コンタクトホール 3 を形成する。なお、このとき、帯状コンタクトホール 3 の形状は、完全な帯状のパターンでなくてもよく、例えば、信号入力端子 10 が千鳥配列になった場合等には、図 9 (a) ~ (c) に示すように、それに対応した形状パターンとしてもよい。

【 0 0 5 5 】

次いで、スパッタリング法によりMoを150nm程度成膜し、硝酸-フッ酸系のエッチャントを用いたフォトリソグラフィ法により、ソースバスライン（図示せず）を形成すると共に、図6（b）、図7（b）及び図8（b）に示すように、帯状コンタクトホール3に沿って延び且つその帯状コンタクトホール3を覆うようにそれよりも幅広の帯状の下層端子パッド前駆体6'を形成する。また、このとき同時に、ソースバスラインの端部にゲートバスライン14の端部に形成された配線端子前駆体2'と同様の配線端子前駆体を形成する（図示せず）。なお、下層端子パッド前駆体6'を形成する膜として、Moの代わりにMoやその合金、ITOやその他導電性金属酸化物、Ti、Ta、Alやその合金、または、それらの積層体を用いてもよい。

【 0 0 5 6 】

次いで、ソースパターンをマスクとしたチャネルエッチング、CVD法によりSiNxからなるパッシベーション膜を成膜し、フォトリソグラフィ法により所望のレジストパターンを形成後、CF₄-O₂系のガスを用いてドライエッチングを行う（図示せず）。このとき同時に、ソースバスライン側の配線端子前駆体2'が露出するようにパッシベーション膜（絶縁膜）に帯状コンタクトホールを形成する（図示せず）。

【 0 0 5 7 】

次いで、スパッタリング法によりAlを100nm程度成膜し、硝酸-塩酸-酢酸系のエッチャントを用いたフォトリソグラフィ法により、絵素電極のパターニングを行なうと共に、図6（c）、図7（c）及び図8（c）に示すように、下層端子パッド前駆体6'上に絵素金属膜と同素材であり且つ下層端子パッド前駆体6'の幅方向を長辺とする長方形の端子パッド4を長手方向に等ピッチに間隔をおいて形成する。このとき、端子パッド4の長辺を下層端子パッド前駆体6'の幅よりも長く形成する。また、このとき同時に、ソースバスライン側の配線端子前駆体上にも絵素金属膜と同素材の端子パッドを形成する（図示せず）。

【 0 0 5 8 】

以上によって、下層端子パッド前駆体6'の幅が帯状コンタクトホール3の幅

よりも十分に長く且つ下層端子パッド前駆体 6' に電氣的に接続された上層の端子パッド 4 の長辺の長さよりも十分短い構造が構成される。このような構造によって、帯状コンタクトホール 3 と下層端子パッド前駆体 6' との間、及び、下層端子パッド前駆体 6' と端子パッド 4 との間のそれぞれにおいてフォトライメントズレ量に対して十分なマージンを取り得ることとなる。

【 0 0 5 9 】

この場合、下層端子パッド前駆体 6' の幅、端子パッド 4 の長辺の長さ及び帯状コンタクトホール 3 の幅の関係、及び、下層端子パッド 6 及び端子パッド 4 のそれぞれの短辺の長さ（幅）の関係は次のようになる。

【 0 0 6 0 】

端子パッド 4 の長辺の長さ > 下層端子パッド前駆体 6' の幅 > 帯状コンタクトホール 3 の幅

また、下層端子パッド前駆体 6' の幅が帯状コンタクトホール 3 の幅及び下層端子パッド前駆体 6' に電氣的に接続された上層の端子パッド 4 の長辺の長さよりも十分長く、且つ、端子パッド 4 の長辺の長さが帯状コンタクトホール 3 の幅よりも十分長い構造となってもよい。かかる構造においても前述同様、帯状コンタクトホール 3 と下層端子パッド前駆体 6' との間、及び、下層端子パッド前駆体 6' と端子パッド 4 との間のそれぞれにおいてフォトライメントズレ量に対して十分なマージンを取り得ることとなる。

【 0 0 6 1 】

この場合、下層端子パッド前駆体 6' の幅、端子パッド 4 の長辺の長さ及び帯状コンタクトホール 3 の幅の関係、及び、下層端子パッド 6 及び端子パッド 4 のそれぞれの短辺の長さ（幅）の関係は次のようになる。

【 0 0 6 2 】

下層端子パッド前駆体 6' の幅 > 端子パッド 4 の長辺の長さ > 帯状コンタクトホール 3 の幅

次いで、図 6 (d)、図 7 (d) 及び図 8 (d) に示すように、端子パッド 4 を形成する際のフォトパターンをマスクとし、配線端子前駆体 2' 及び下層端子パッド前駆体 6' の端子パッド非形成部分を硝酸－塩酸－酢酸系のエッチャント

を用いたエッチングにより取り除き、端子パッド4と同方向に延びる長辺を有する長方形の配線端子2及び下層端子パッド6を形成する。そして、これによって配線端子2、下層端子パッド6及び端子パッド4が下から順に積層されたゲートバスライン14側の信号入力端子10が構成される。また、このとき同時に、ソースバスライン側の端子パッドを形成する際のフォトパターンをマスクとし、端子パッドを除く配線端子前駆体の部分をエッチングにより取り除いて配線端子を形成する（図示せず）。そして、これによって配線端子、下層端子パッド及び端子パッドが下から順に積層されたソースバスライン側の信号入力端子が構成される。

【 0 0 6 3 】

以上のようにして形成されたゲートバスライン14側の信号入力端子10においては、下層端子パッド6及び端子パッド4のそれぞれの長辺の長さ並びに帯状コンタクトホール3の幅の長さの関係、及び、下層端子パッド6及び端子パッド4のそれぞれの短辺の長さ（幅）の関係は次のようになる。

【 0 0 6 4 】

端子パッド4の長辺>下層端子パッド6の長辺>帯状コンタクトホール3の幅
端子パッド4 = (もしくは≒) 下層端子パッド6

下層端子パッド前駆体6'の幅を、帯状コンタクトホール3の幅及び下層端子パッド前駆体6'に電氣的に接続される上層の端子パッド4の長辺の長さよりも十分長く、且つ、端子パッド4の長辺の長さを、帯状コンタクトホール3の幅よりも十分長くした場合には、最終的に端子パッド4を形成する際のフォトパターンをマスクとして下層端子パッド6がエッチングされるため、端子パッド4と下層端子パッド6とがほぼ同じ形状となる。その場合、下層端子パッド6及び端子パッド4のそれぞれの長辺の長さ並びに帯状コンタクトホール3の幅の長さの関係、及び、下層端子パッド6及び端子パッド4のそれぞれの短辺の長さ（幅）の関係は次のようになる。

【 0 0 6 5 】

端子パッド4の長辺 = (又は≒) 下層端子パッド6の長辺>帯状コンタクトホール3

端子パッド4 = (又は≡) 下層端子パッド6

以上のようにして、本発明の実施形態2に係るアクティブマトリクス基板9が製造される。製造されたアクティブマトリクス基板9は、対向基板と共に液晶表示素子を構成して液晶表示装置に組み込まれる。

【0066】

本発明の実施形態2に係るアクティブマトリクス基板9のように、3層、4層と高いフォトリソメント精度で金属膜を重ね合わせて信号入力端子10を構成しなければならないような場合でも、上記の製造方法によれば、最上層のパターンをマスクに下層の金属膜をエッチングするので、配線端子2の配設方向に対する端子パッド4のフォトリソメントマージンを大きくとることができ、さらには配線端子2と端子パッド4との接触面積を一定で且つ十分に大きくとることができることから、それらの間のコンタクト抵抗を十分小さくすることができる。すなわち、絶縁性基板1が伸縮したとしても、配線端子2と端子パッド4との接続不良が生じにくい信号入力端子10の形成が可能となる。

【0067】

なお、このようにして製造された本発明の実施形態2に係るアクティブマトリクス基板9の下層端子パッド6及び端子パッド4のように、異なるレイヤーで成膜・形成された2層以上の金属膜からなるゲートバスライン14側の信号入力端子10を構成する場合においても、実施形態1において図14に基づいて説明したのと同様の構造を取ることにより、図15に示すのと全く同じフォトリソメントマージンで信号入力端子10を形成することができる。

【0068】

なお、絶縁性基板1としては、ポリイミド基板の他、セラミクス基板やポリエチレンスルホン酸等のプラスチック基板などを挙げることができる。

【0069】

【発明の効果】

以上説明したように、本発明によれば、全ての配線端子が露出するように端子配設方向に延びたコンタクトホールが形成されているので、端子パッドをフォトリソグラフィ法で形成するためのパターニングにおいて、端子配設方向に対す

る端子パッドのフォトライメントを大きくとることができる。

【0070】

また、全ての配線端子が露出するようにコンタクトホールが形成されているので、絶縁性基板のたわみ等による絶縁膜への応力集中が緩和され、その結果絶縁膜の割れが発生しにくい構造となっている。従って、絶縁性基板としてプラスチック基板を用いた場合であっても、液晶駆動用のドライバを実装する際の絶縁性基板のたわみによる実装エリアの絶縁膜の割れ・剥がれの発生を抑止することができる。

【図面の簡単な説明】

【図1】

(a) は本発明の実施形態1に係るアクティブマトリクス基板における信号入力端子部の拡大平面図であり、(b) は(a)におけるIB-IB断面図であり、(c) は(a)におけるIC-IC断面図である。

【図2】

(a) ~ (d) は本発明の実施形態1に係るアクティブマトリクス基板の製造工程の平面視での説明図である。

【図3】

(a) ~ (c) は本発明の実施形態1に係るアクティブマトリクス基板の製造工程の図1(a)におけるIB-IB断面での説明図である。

【図4】

(a) ~ (c) は本発明の実施形態1に係るアクティブマトリクス基板の製造工程の図1(a)におけるIC-IC断面での説明図である。

【図5】

(a) は本発明の実施形態2に係るアクティブマトリクス基板における信号入力端子部の拡大平面図であり、(b) は(a)におけるVB-VB断面図であり、(c) は(a)におけるVC-VC断面図である。

【図6】

(a) ~ (d) は本発明の実施形態2に係るアクティブマトリクス基板の製造工程の平面視での説明図である。

【図 7】

(a) ～ (d) は本発明の実施形態 2 に係るアクティブマトリクス基板の製造工程の図 5 (a) における V B - V B 断面での説明図である。

【図 8】

(a) ～ (d) は本発明の実施形態 2 に係るアクティブマトリクス基板の製造工程の図 5 (a) における V C - V C 断面での説明図である。

【図 9】

(a) は本発明の他の実施形態に係るアクティブマトリクス基板における信号入力端子部の拡大平面図であり、(b) は (a) における I X B - I X B 断面図であり、(c) は (a) における I X C - I X C 断面図である。

【図 1 0】

(a) は従来のアクティブマトリクス基板における信号入力端子部の拡大平面図であり、(b) は (a) における X B - X B 断面図であり、(c) は (a) における X C - X C 断面図である。

【図 1 1】

(a) ～ (d) は従来のアクティブマトリクス基板の製造工程の平面視での説明図である。

【図 1 2】

(a) ～ (c) は従来のアクティブマトリクス基板の製造工程の図 1 0 (a) における X B - X B 断面での説明図である。

【図 1 3】

(a) ～ (c) は従来のアクティブマトリクス基板の製造工程の図 1 0 (a) における X C - X C 断面での説明図である。

【図 1 4】

本発明において最も大きいフォトライメントマージンが得られ、且つ、実装不良の発生が最も少ない条件時の構造の概要図（平面図）である。

【図 1 5】

従来例 1 の構造と本発明の構造とにおける、端子ピッチが $50\mu\text{m} \sim 100\mu\text{m}$ まで変更した時の、それぞれの配線端子に対する端子パッドの配線端子の配設

方向のフォトアライメントマージンを表したグラフである。

【図 1 6】

(a) は絶縁性基板の伸縮によりコンタクトホールのパターンが配線端子からずれている状態を表す平面図であり、(b) は絶縁性基板の伸縮により端子パッドのパターンが配線端子からずれている状態を表す平面図である。

【図 1 7】

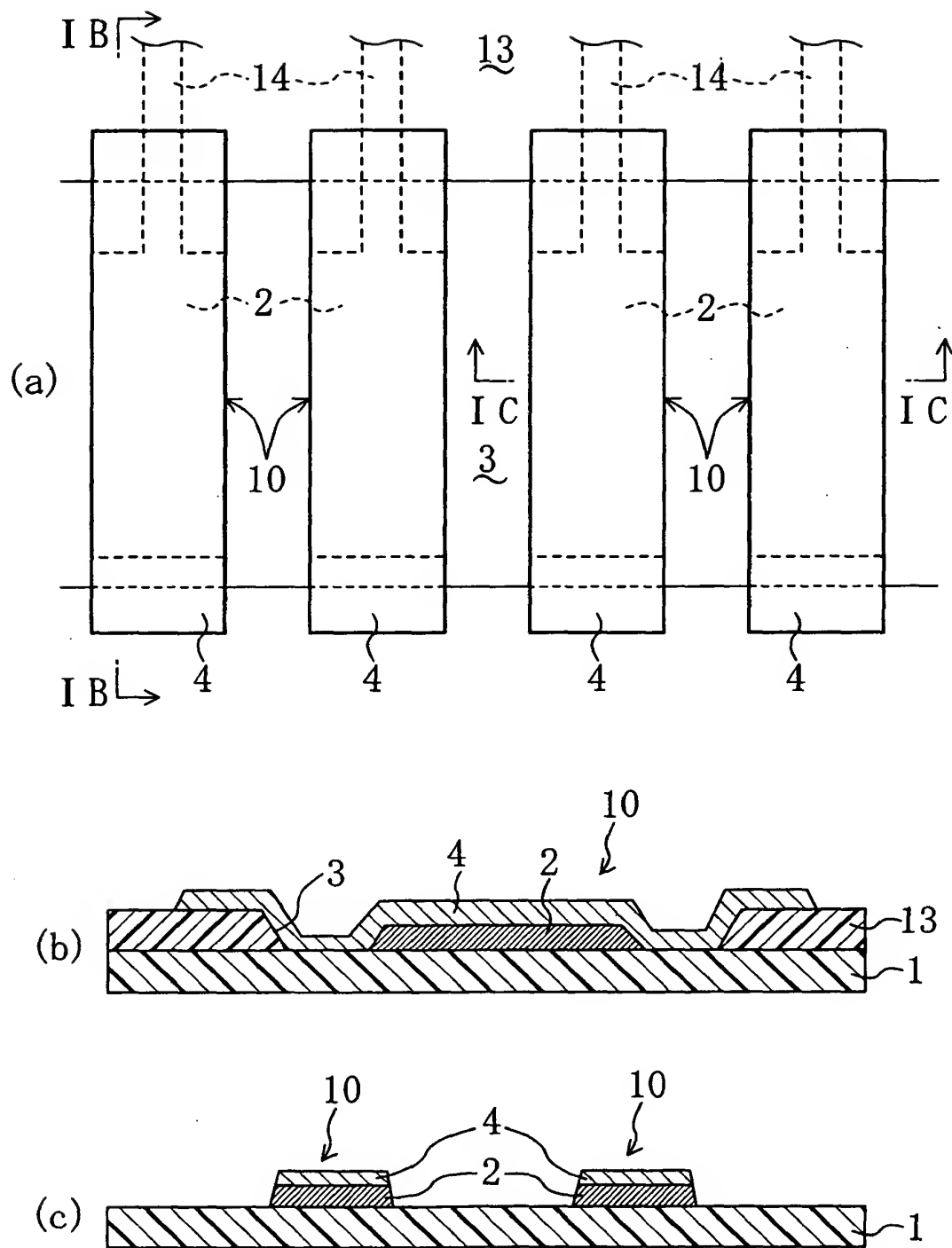
アクティブマトリクス基板を有する液晶表示素子の平面図である。

【符号の説明】

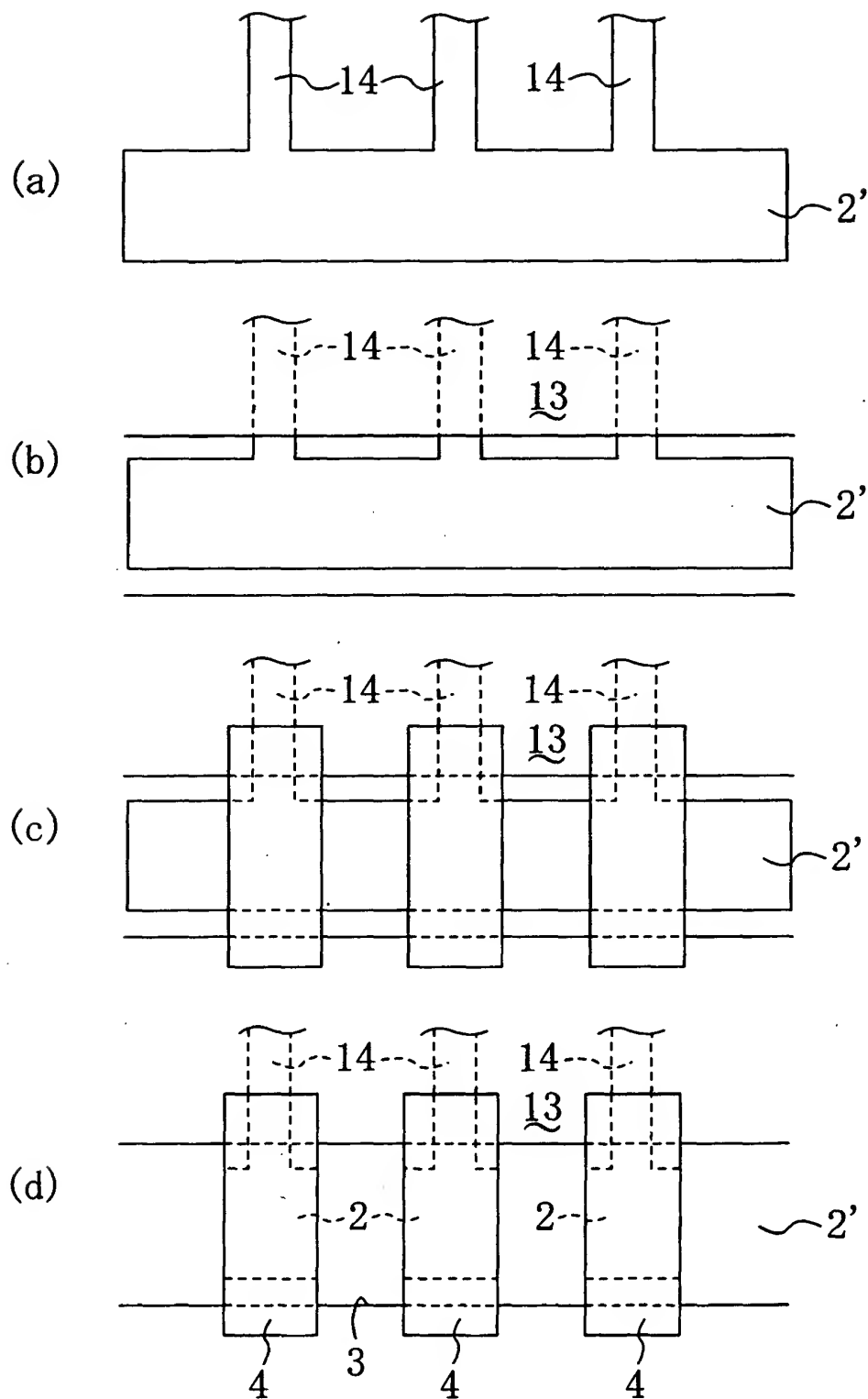
- 1 絶縁性基板
- 2 配線端子
- 3 帯状コンタクトホール
- 4 端子パッド
- 6 下層端子パッド
- 7 コンタクトホール
- 8 対向基板
- 9 アクティブマトリクス基板
- 10 信号入力端子
- 10 a ゲート信号入力端子
- 10 b ソース信号入力端子
- 12 液晶表示素子
- 13 絶縁膜
- 14 ゲートバスライン

【書類名】 図面

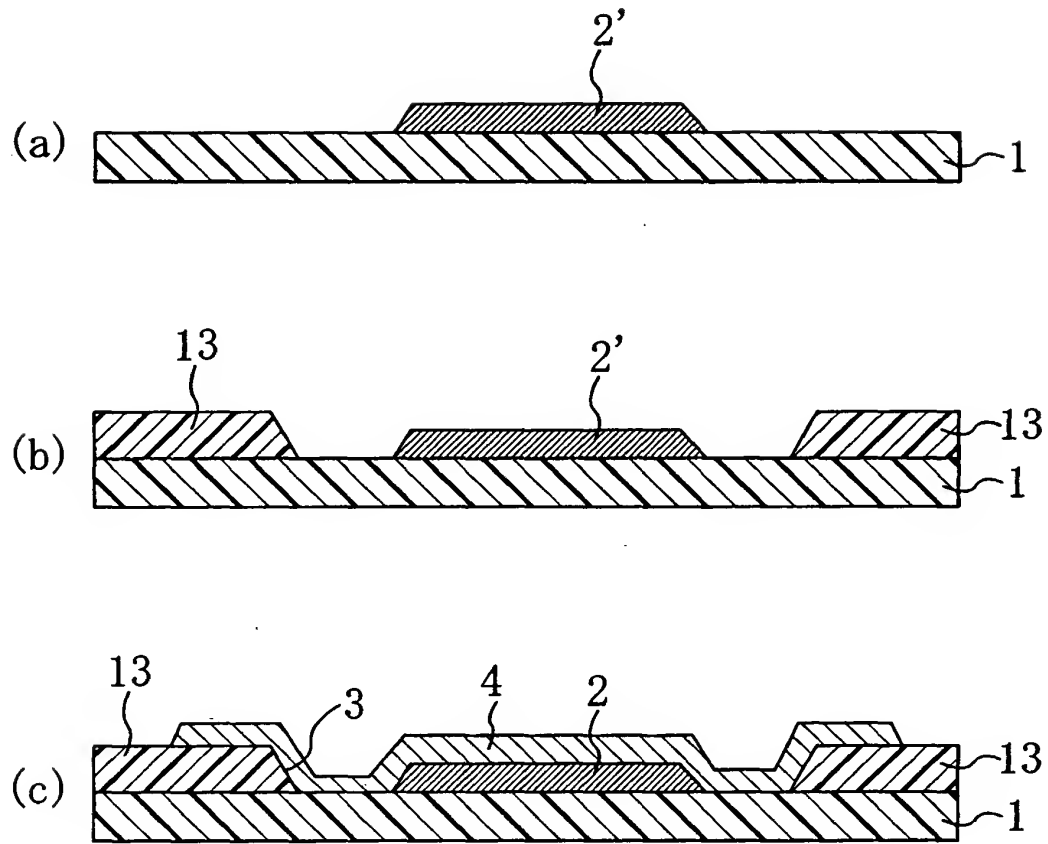
【図 1】



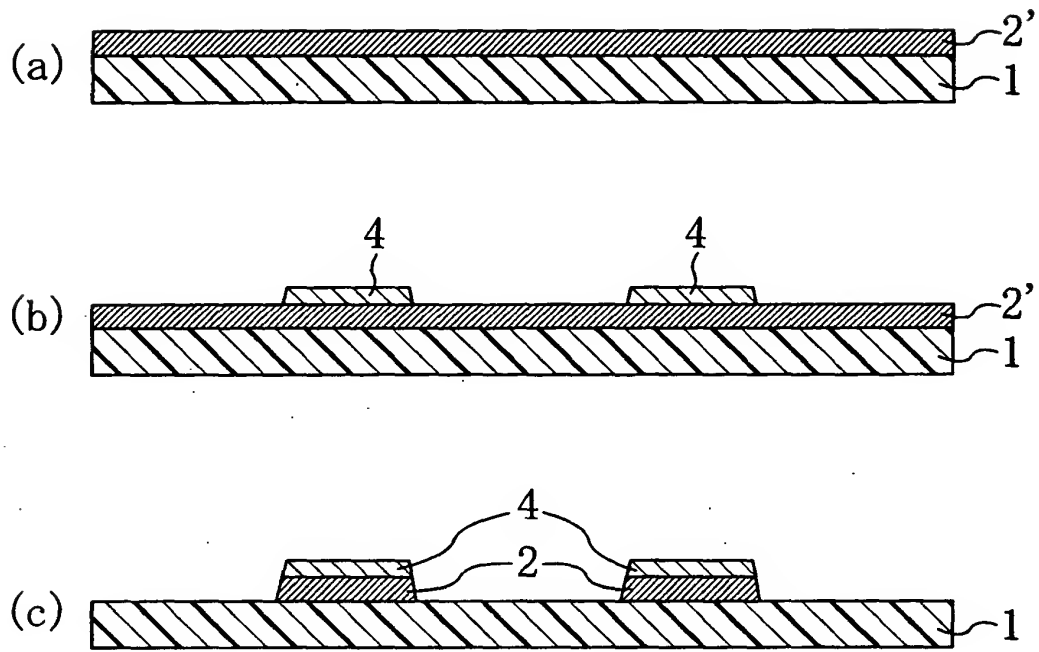
【図2】



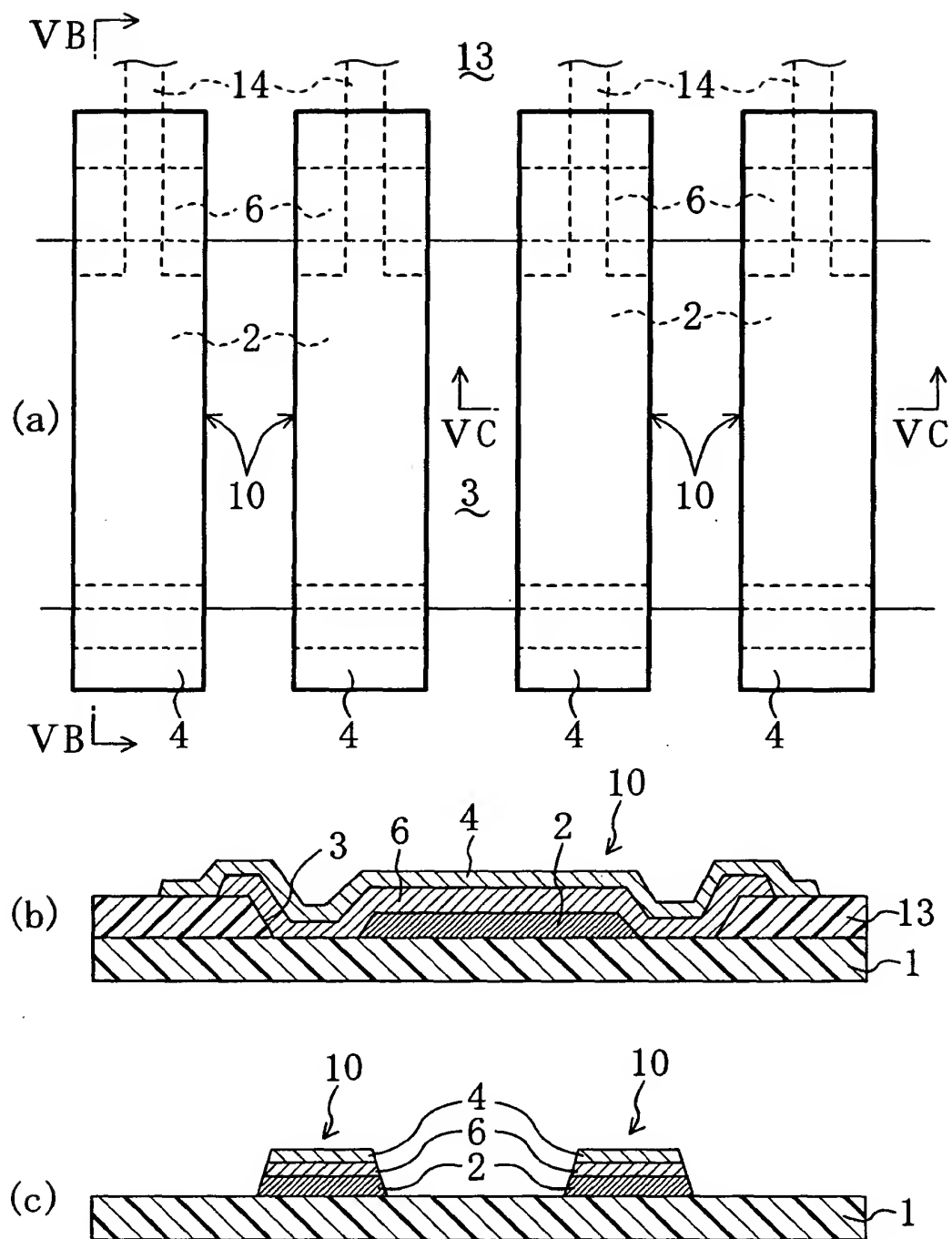
【図 3】



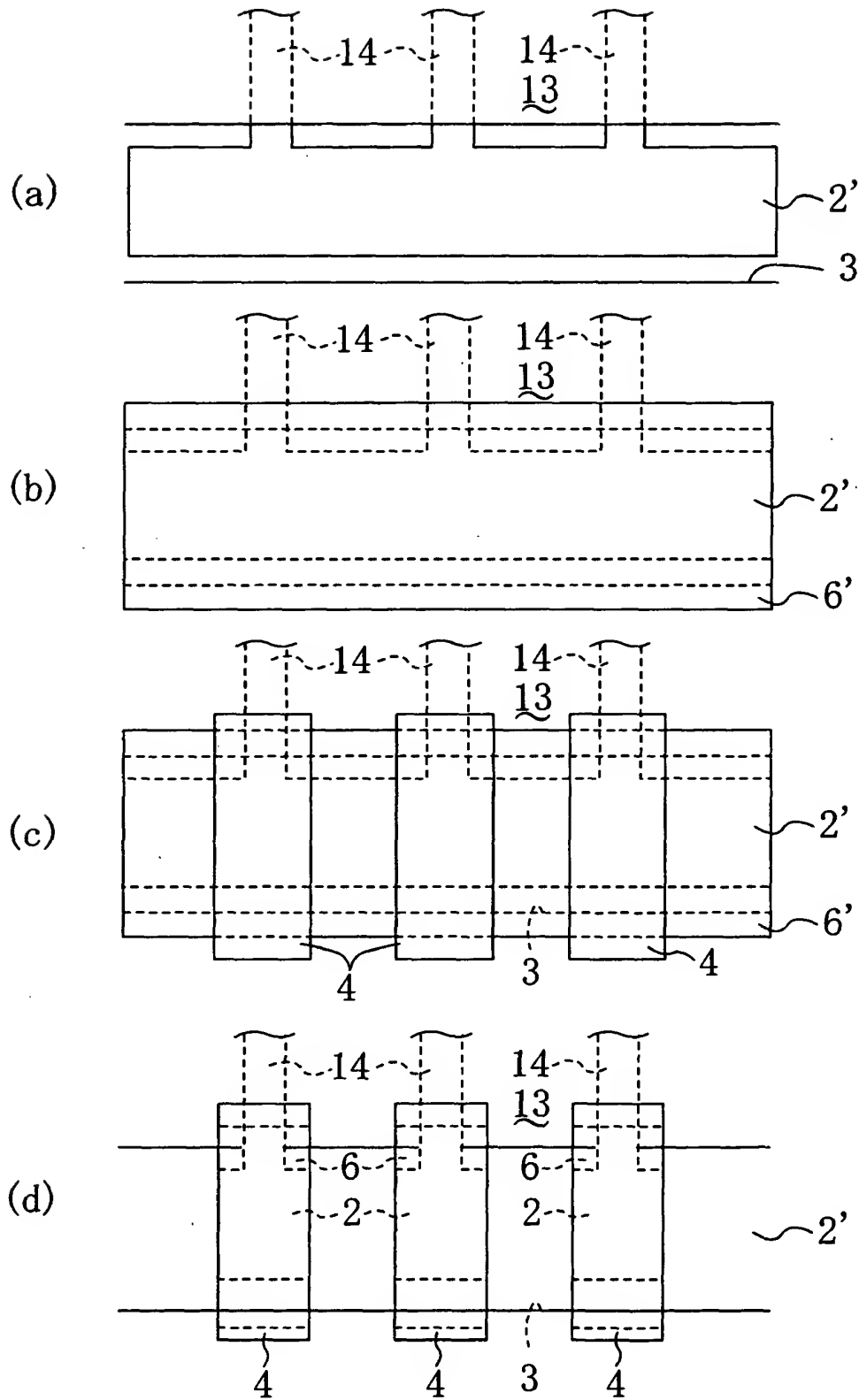
【図 4】



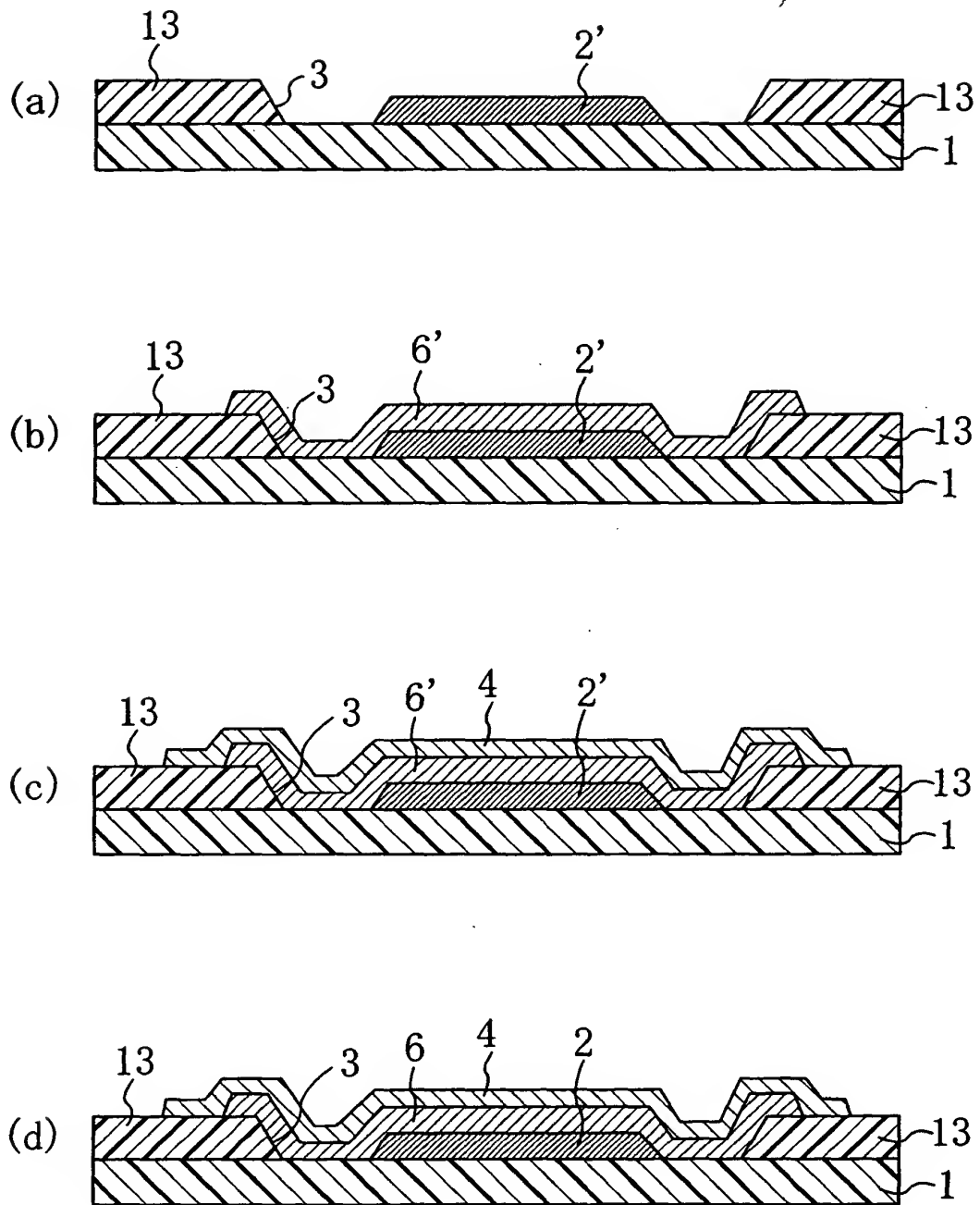
【図 5】



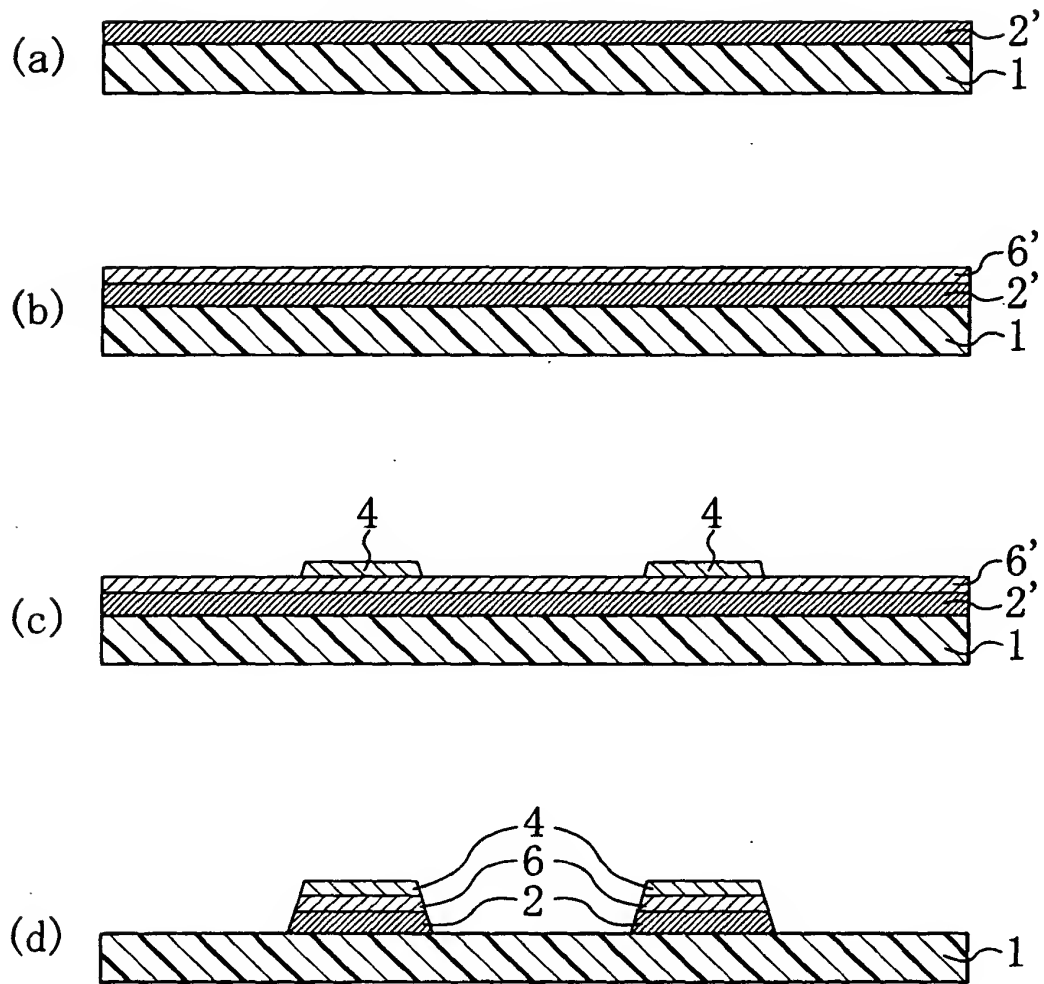
【図 6】



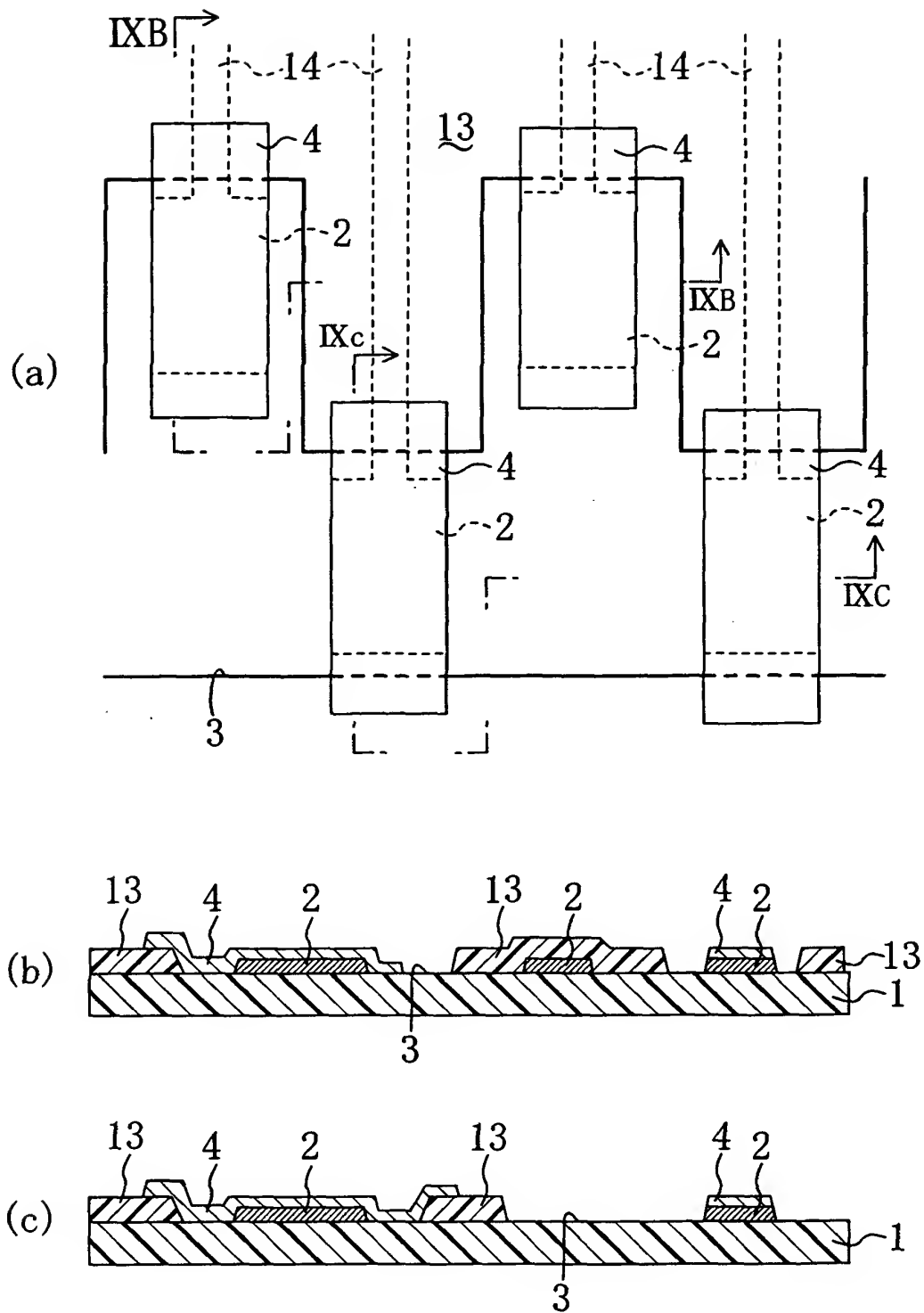
【図 7】



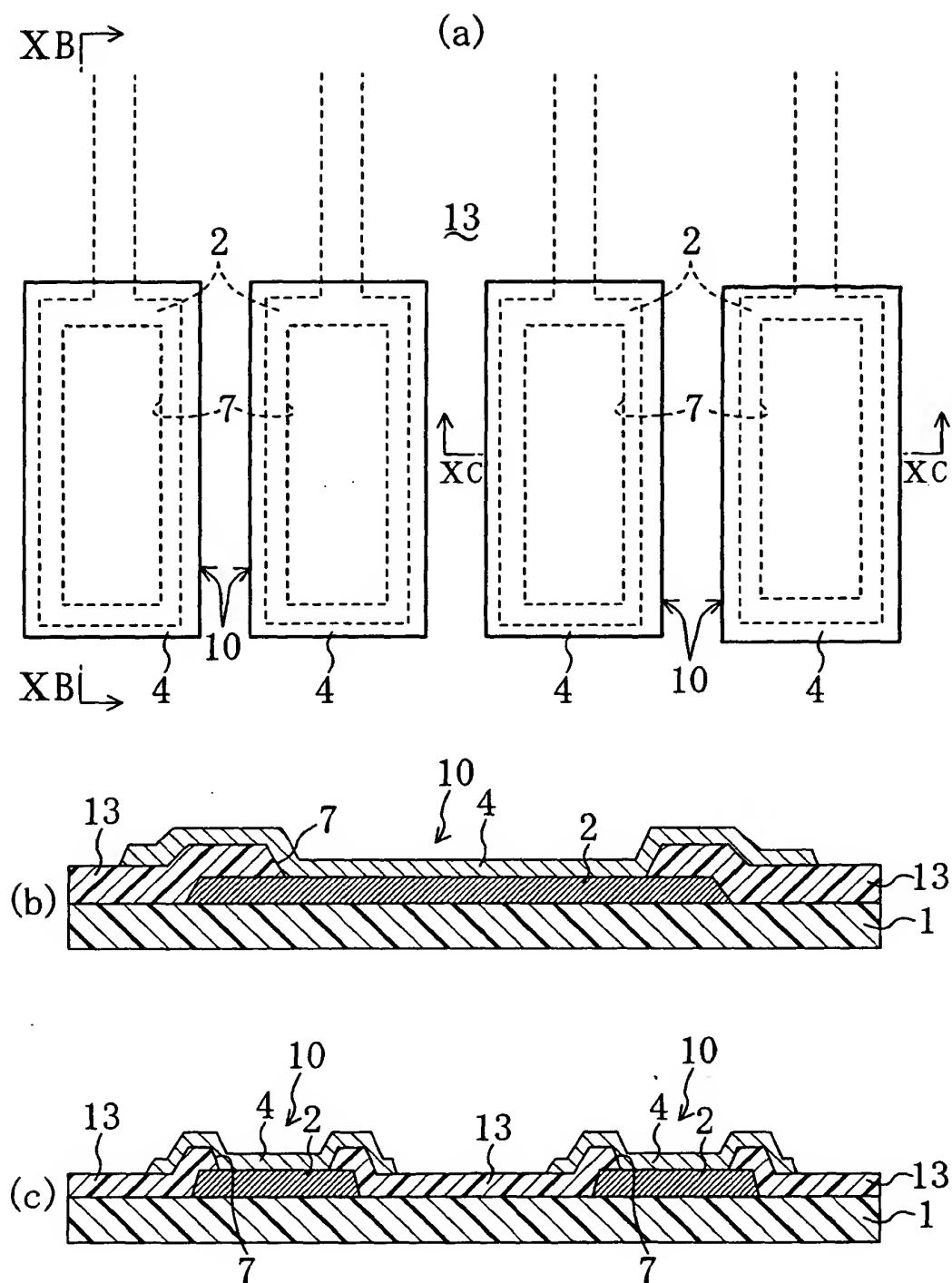
【図 8】



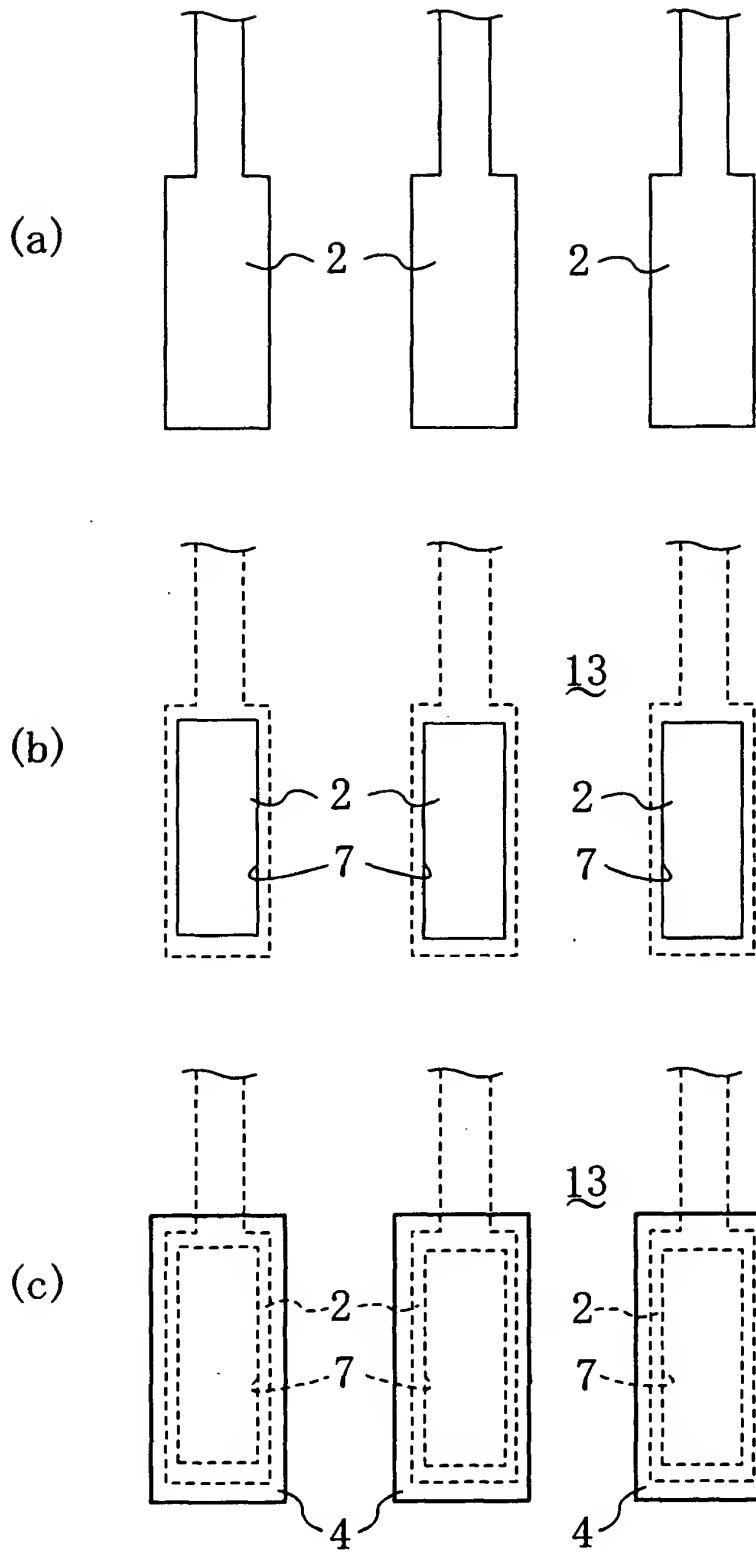
【図 9】



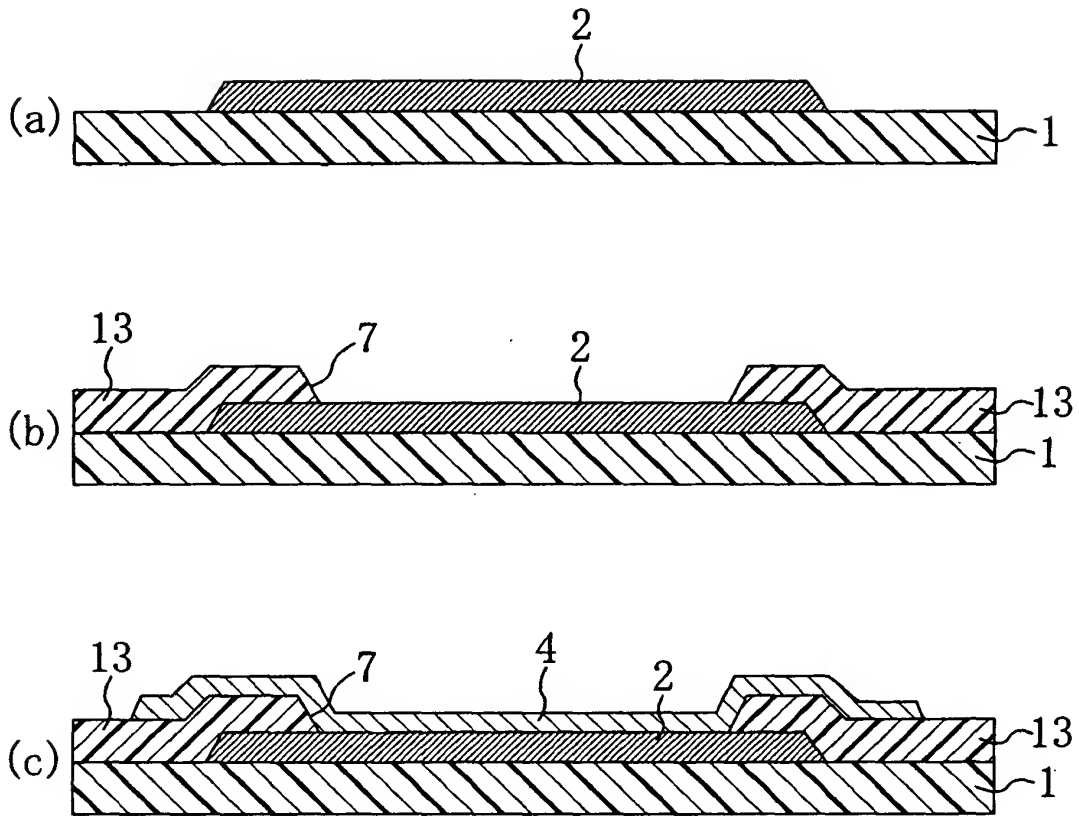
【図10】



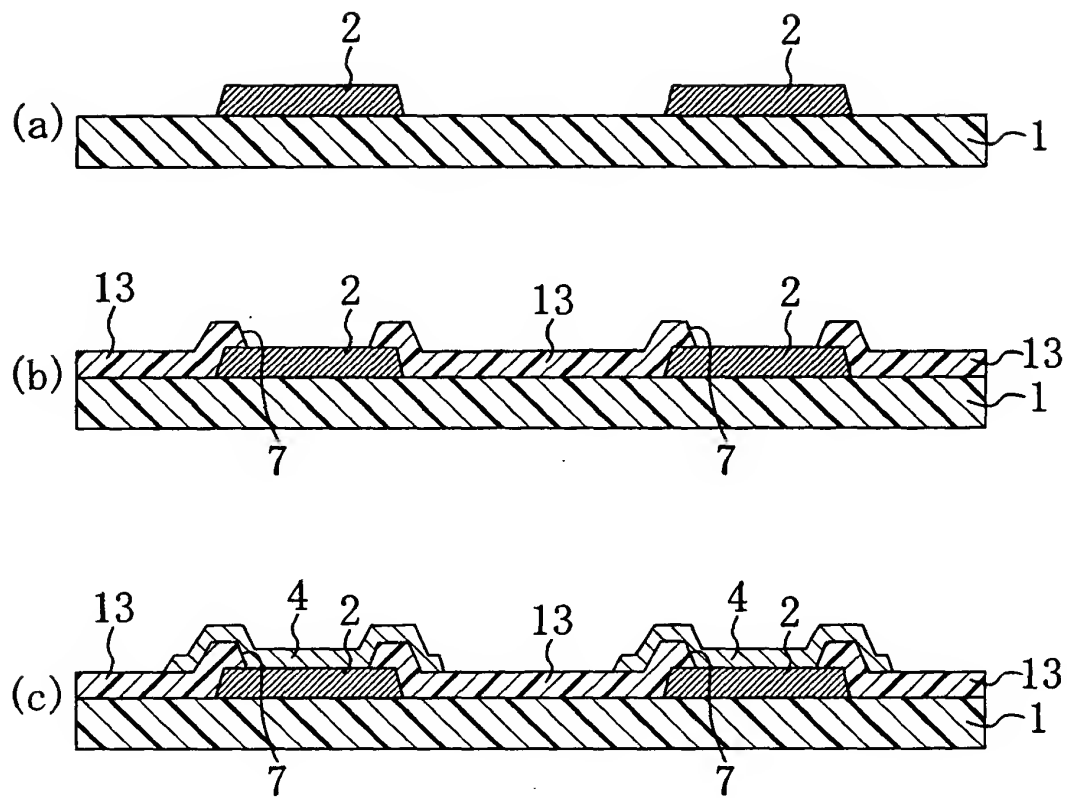
【図 1 1】



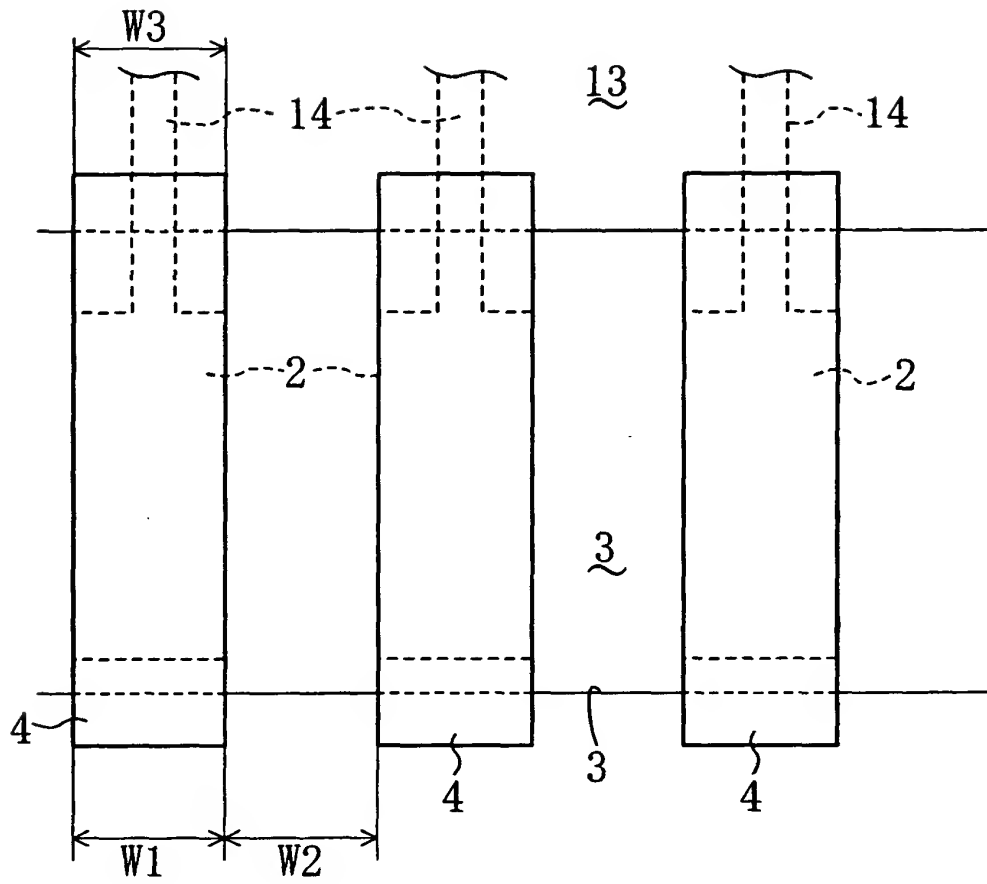
【図 1 2】



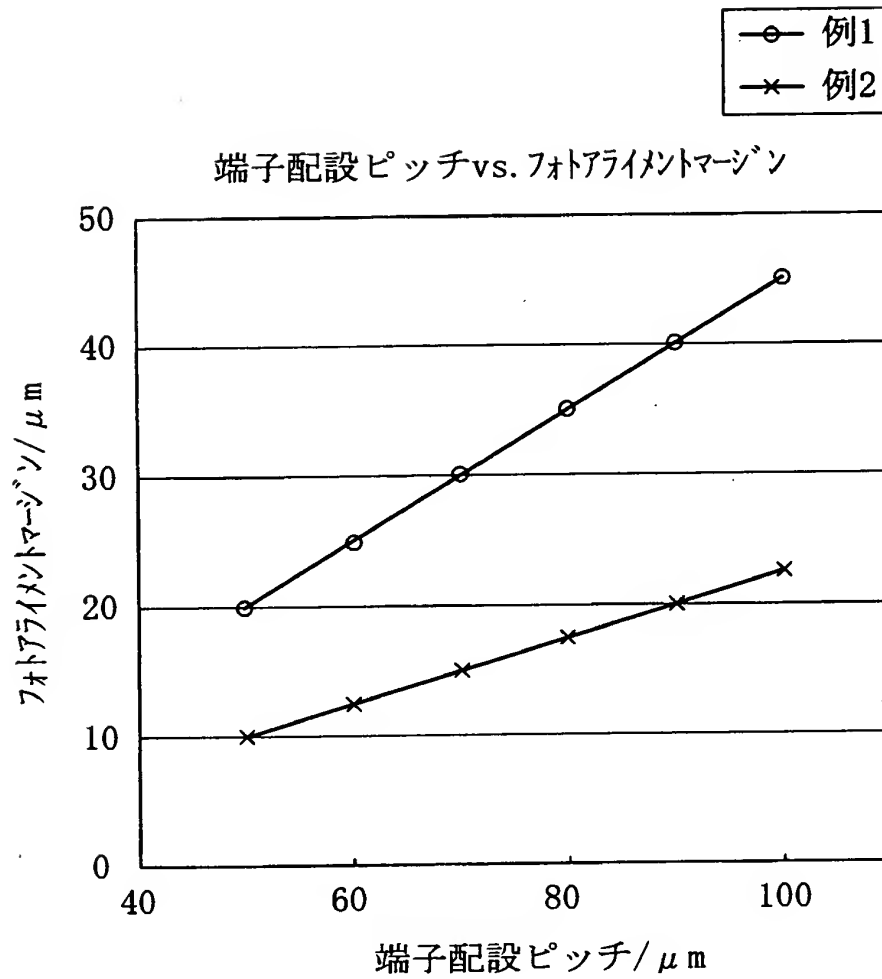
【図 1 3】



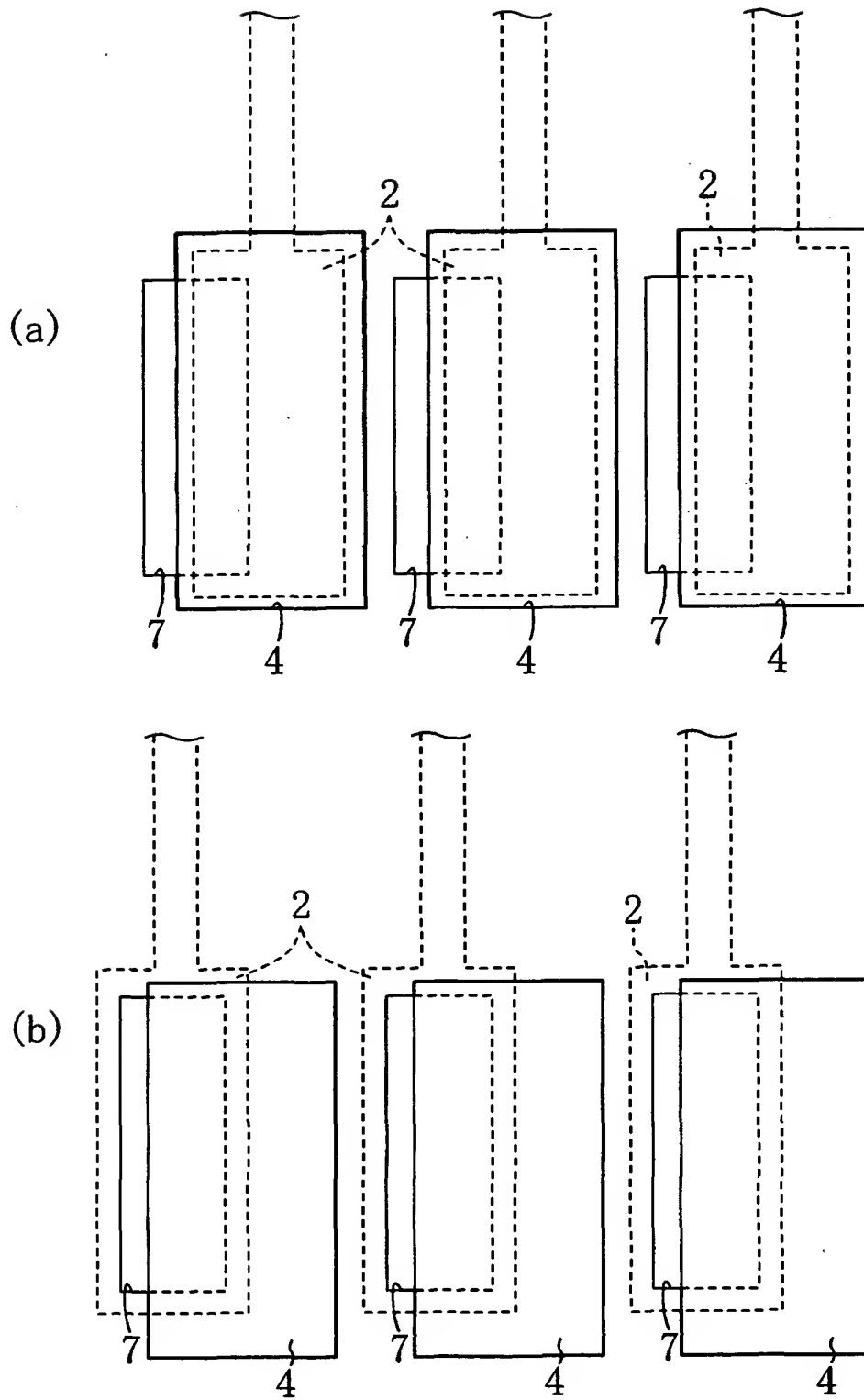
【図 1 4】



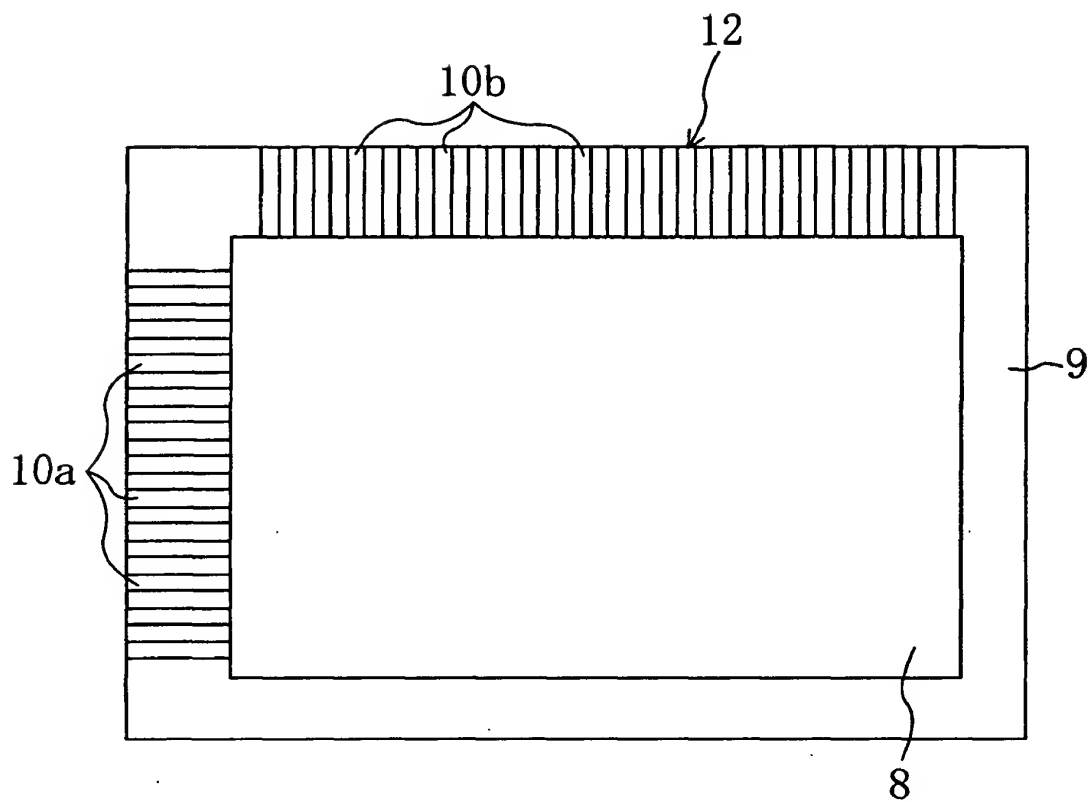
【図15】



【図 1 6】



【図 1 7】



【書類名】 要約書

【要約】

【課題】 端子配設方向に対する端子パッドのフォトアライメントを大きくとることができ、また、液晶駆動用のドライバを実装する際の絶縁性基板のたわみによる絶縁膜の割れが抑止されるアクティブマトリクス基板を提供する。

【解決手段】 アクティブマトリクス基板 9 は、絶縁性基板 1 と、絶縁性基板 1 上の配線端子 2 の層上に設けられ、複数の配線端子 2 が露出するように端子配設方向に延びて形成されたコンタクトホール 3 を有する絶縁膜 1 3 と、絶縁性基板 1 上の絶縁膜 1 3 の層上に、絶縁膜 1 3 のコンタクトホール 3 から露出した複数の配線端子 2 のそれぞれを被覆するように配設された導電性の複数の端子パッド 4 と、を備える。配線端子 2 とそれに対応した端子パッド 4 とによって信号入力端子 1 0 を構成する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区长池町22番22号

氏 名 シャープ株式会社